

研究テーマ：LSI設計コンテスト

005 泉 貴富

1. まえがき

LSI (Large Scale Integration) とは、半導体集積回路のことである。データを計算、処理、記憶する半導体電子デバイスで、われわれの日常生活に深くかかわっている。OA 機器、家電製品、台所用品にいたるまで、LSI は深く浸透し、われわれの日常生活に欠かせない必需品である。LSI は、ありとあらえる分野で大きな変革をもたらしてきた。今回は、 μP や DSP の中核となる機能である加算回路をフルカスタム設計で行った。加算機能を用いると、減算、累算など、ほかの演算処理もできる。設計のポイントは、回路規模、消費電力、演算速度である。

2. 研究課題

16bit Adder を設計し、演算速度性能と回路面積を競う。実際にチップをフルカスタムで設計して試作する。多くの計算アルゴリズムと回路構成を検討し、最適な設計を行う。

3. 研究方法

- 1、アルゴリズム、回路検討を行う。
- 2、回路設計・シミュレーションを行う。
- 3、シミュレーション結果から、自分が設計する回路を選択する。
- 4、レイアウト設計を行う。
- 5、設計規則チェック。(DRC)
- 6、LVS
- 7、設計データをVDECへ提出

SPICEシミュレーションに時間を重点的にかけた。PMOS、NMOS のサイズを決めるから回路の大きさや速度にかかわってくるからである。トランジスタを最適化して、サイズを決めた。

*自分がシミュレーションを行ったアルゴリズム

- 1、リップルキャリー型全加算器
- 2、マンチェスター型全加算器
- 3、マンチェスター改良型
- 4、キャリーセレクト型全加算器
- 5、キャリーバイパス型全加算器
- 6、キャリールックアヘッド型全加算器

4. 実験と考察

SPICEシミュレーションの結果で、キャリーセレクト型全加算器は2.2nsで動作した。よって、キャリーセレクト型を選択した。回路は速度重視で選んだ。面積は、レイアウト設計で自分なりに工夫すれば、小さくなると思ったからである。

5. まとめと今後の課題

フルカスタム設計をやってみて、むずかしさとおもしろさを知った。もっとトランジスタのサイズの最適化を行う時間があれば良かったと思う。もしかするともう少し速くなるかもしれないとは、思う。レイアウト設計でも、もっとうまくすれば、回路面積が小さくなったかもしれない。6月にチップになってかえってきて、シュミレーション通りに動作するか楽しみである。

参考文献

CMOS集積回路 榎本忠儀(著)培風館