

研究テーマ LSI 設計コンテスト

027番 小林正雄

1. 研究課題

LSI 設計コンテストに参加し、LSI の開発を体験する。自由部門でアナログ回路をフルカスタムで設計する。

2. 設計方法

- ・回路図を設計しシミュレーションを行う。
- ・回路図をレイアウトする。
- ・DRC を行いレイアウトが設計規則に合っているか確かめる。
- ・LVS を行いレイアウトが回路図と同じかどうか確かめる。

3. 設計内容

単純構造のオペアンプを設計する。そしてそのオペアンプを用いて次の応用回路を設計する。

- ・加算回路
- ・減算回路
- ・DA 変換回路
- ・AD 変換回路

最後にこれらを繋ぎ合わせた回路を設計する。

4. 考察

オペアンプの設計では、キャパシタの容量が決まった物しか作れなかったため、自分でトランジスタのサイズを計算した。キャパシタは容量が作れる最小の物を使ったが、それでも少し大きかったので、それに合わせてトラ

ンジスタのサイズも全体的に大きくなった。これにより利得は大きいが動作速度の遅いオペアンプになってしまったが、これは仕方のない事だと思われる。

またオペアンプのレイアウトもとても大きくなった。サイズの大きいトランジスタに加え、決まった形のものしか作れないキャパシタは全体の 3/4 の面積を占める程大きかった。キャパシタの容量の精度を気にせず、ダミーパターンのない物にしていれば、もっと小さくできていたと思う。

DA 変換回路では電流加算の物を作ったが、入力にスイッチを使うとどうしても上手くいかなかったため、入力にコンパレータを使った怪しい回路になった。AD 変換回路ではフラッシュ型の物を作ったが、入力レベル数の分オペアンプが必要なので、非常に大きい回路になってしまった。もっと複雑な構造の物にすればオペアンプの数は減らせるが、難しくて断念してしまった。アナログ回路の設計の難しさが少し分かった気がする。

全体回路のレイアウトでは、非常に時間がかかった。初めは 1mm×2mm、最終的に 1mm×1mm の回路を作るのに、ここまで苦労するとは思わなかった。LSI 設計の大変さを身を以て味わえたと思う。