

研究テーマ：LSI 設計コンテスト

名列番号:029 酒田二三也

1、はじめに

LSI(Large Scale Integration)とは、半導体集積回路のことで、今やありとあらゆる電化製品の中に組み込まれている。その LSI をフルカスタム設計することによって、その原理や動作についての理解を深める。

2、研究内容

16bit 加算器をフルカスタム設計する。その評価はコア部分の面積、動作速度によって決定する。

3、研究手法

- ・ 加算のアルゴリズムの決定
- ・ アルゴリズムに基づいた回路の設計とシミュレーション
- ・ 設計した回路に基づいた回路のレイアウト
- ・ 回路チェック (DRC,LVS)

4、結果と考察

加算のアルゴリズムには BLCA(Binary Look-ahead Carry Adder)を用いた。このアルゴリズムの特徴はほかのアルゴリズムに比べ動作速度が速く、回路規模が大きくなることである。回路の設計はなるべく小さくなるように論理回路に基づき行った。回路設計には CAD ツール Analog Artist を用いた。シミュレー

ションによると最大遅延時間は 1.14n(ナノ)s、レイアウト上の面積は $551.2\mu\text{m} \times 225.5\mu\text{m}$ だった。

5、まとめ

フルカスタム設計を実際に行い、その大変さを実感した。しかし、出来上がったときとても充実感があり、また、LSI に関する理解を深められたと思う。やり残したことは回路面積についてレイアウト時に更なる工夫が可能だったかもしれない。実際にチップが出来上がるのは六月なので、そのときシミュレーションどおりに動くかが心配である。

参考文献

榎本忠儀著「CMOS 集積回路」
培風館版