

研究テーマ：PLLの原理と製作

3年 名列番号 073番 氏名 油 祐樹

1. はじめに

PLL は閉回路中にある電圧制御型発振器の周波数が常に入力信号周波数に一致するよう動作する回路のことである。

入力信号と同期した信号を取り出すことができるPLL (Phase Lock Loop) は、AM 信号の同期検波、携帯電話用シンセサイザ、クロック信号の再生、モータの回転速度制御など幅広い分野において様々な応用がある。

今回の自主課題研究ではPLLの原理を学習し、実際に回路を製作することにより、PLLの知識を深めることを目的とする。

2. 原理

PLLは3つのブロックで構成され、位相検波回路、低域フィルター、電圧制御型発振回路の3つの部分からなる。

電圧制御型発振回路から位相検波回路へ信号を帰還し、入力信号と電圧制御型発振回路との位相差による検波出力を低域フィルターに通して発振回路を制御している。

3. 製作した回路

VCO : エミッタ結合型マルチバイブレータ

位相比較器 : 2重平衡型プロダクト検波器

低域フィルター : ラグフィルター

4. 出力波形



自走周波数 103kHz

振幅 V_{pp} 50 mV

ロックレンジ 90.5kHz ~ 119.7kHz

自走周波数...入力信号がない状態でのVCOの発振周波数

ロックレンジ...PLLが追従できる周波数範囲

5. 結論

PLLの基本動作を理解することができ、製作した回路も動作した。各部の定常的な波形の観測はできたが、過渡的な動作は観測することができなかった。

